

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

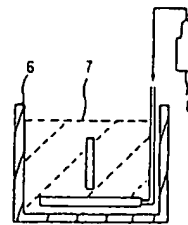
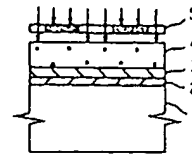
**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(54) PREVENTION OF OXIDATION-REDUCTION REACTION AND TREATMENT APPARATUS THEREFOR

- (11) 3-101129 (A) (43) 25.4.1991 (19) JP
 (21) Appl. No. 64-235595 (22) 13.9.1989
 (71) HITACHI LTD (72) TOSHIYUKI KOSHIMO(7)
 (51) Int. Cl.⁵ H01L21/308, C23F1/00, H01B13/00

PURPOSE: To prevent an oxidation-reduction reaction by a method wherein, in a process to bring two or more kinds of different conductive films into contact with an alkaline solution, an oxidizing agent is added to the alkaline solution.

CONSTITUTION: A substrate 1 on which a multilayer film electrically connecting a transparent conductive film (ITO) 2 to an Al film 3 is laminated is subjected to a photolithographic process by using a resist 4 and a mask 5. In such a case or the like, a gas 8 such as oxygen, ozone or the like or an oxidizing agent such as hydrogen peroxide, ammonium dichromate, soda hydrochlorite is added to an alkaline developing solution 7. Thereby, it is possible to prevent an oxidation-reduction reaction between different conductive films and to enhance a product yield.

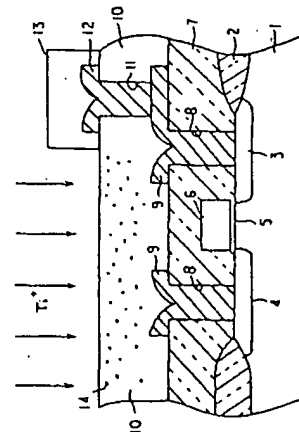


(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

- (11) 3-101130 (A) (43) 25.4.1991 (19) JP
 (21) Appl. No. 64-237911 (22) 13.9.1989
 (71) MITSUBISHI ELECTRIC CORP (72) TAKEHISA YAMAGUCHI(1)
 (51) Int. Cl.⁵ H01L21/314, H01L21/90

PURPOSE: To capture contaminative impurities in an insulating film, to eliminate bad influence of the contaminative impurities on a semiconductor device and to enhance reliability of the device by a method wherein Ti, P, As or B is added in the insulating film.

CONSTITUTION: Ti, P, As or B is implanted into an interlayer insulating film or a protective film 10 of a semiconductor device. These substances capture contaminative impurities such as H⁺, H₂O metal ions existing in the film 10. Thereby, it is possible to eliminate bad influence of the contaminative impurities on the semiconductor device, and reliability of the device can be enhanced.

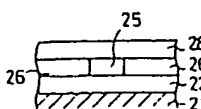
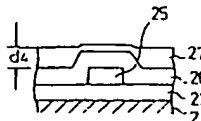
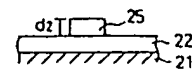
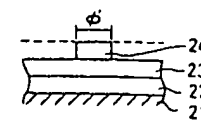


(54) MANUFACTURE OF SEMICONDUCTOR DEVICE OF MULTILAYER INTERCONNECTION

- (11) 3-101131 (A) (43) 25.4.1991 (19) JP
 (21) Appl. No. 64-238059 (22) 13.9.1989
 (71) TOYOTA AUTOM LOOM WORKS LTD (72) ATSUSHI YAMAZAKI
 (51) Int. Cl.⁵ H01L21/3205

PURPOSE: To enhance the yield of a multilayer interconnection by a method wherein, after a conductive material is laminated and formed on a first interconnection layer, it is etched selectively by a photolithographic method to form a connection layer and a second interconnection layer is formed via an interlayer insulating film.

CONSTITUTION: A connection material 23 composed of a conductive material such as Al, W is laminated and formed on a first interconnection layer 22 on a substrate 21. Then, the interconnection member 23 is etched by making use of a photoresist 24 as a mask to form a connection layer 25. Then, an interlayer insulating film 26 whose thickness is about the same as the film thickness of the layer 25 is formed on the layers 22, 25; a photoresist 27 is applied on it so as to be thicker than the film 26. The whole of the resist 27 and one part of the film 26 are etched to flatten the surface. After that, an interconnection material 28 composed of an Al alloy, polysilicon or a silicide of Ti, Ta, Mo, W or the like is formed on the surface of the layer 25 and the film 26. Then, the interconnection member 28 is patterned to form a second interconnection layer. Thereby, a formation process of an opening part is not required, and the yield of a multilayer interconnection is enhanced.



⑫ 公開特許公報(A) 平3-101130

⑬ Int. Cl.⁵H 01 L 21/314
21/90

識別記号

A
K

庁内整理番号

6940-5F
6810-5F

⑭ 公開 平成3年(1991)4月25日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-237911

⑰ 出 願 平1(1989)9月13日

⑱ 発 明 者 山 口 偉 久 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・
エス・アイ研究所内⑲ 発 明 者 大 崎 明 彦 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・
エス・アイ研究所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 絶縁膜を有する半導体装置の製造方法において、絶縁膜中にナタン、リン、砒素又はボロンを含有させる工程を含むことを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、半導体装置の製造方法に関し、さらに詳しくは、半導体装置に侵入する汚染不純物のゲッタリングに係るものである。

〔従来の技術〕

半導体装置は、装置に侵入する汚染不純物の影響によりその性能は大きく左右される。又、近年の半導体集積回路装置の高集積化は著しいものがあり、微量の汚染不純物でも悪影響を及ぼし、その対策としてゲッタリング技術は、クリーン化技術と共に今後ますます重要である。

(1)

第2図は従来の半導体装置の製造方法によつて製造された半導体素子の一例であるNMOSトランジスタ(以下NMOSTと称す)の構造を模式的に示す断面図である。

第2図において、(1)はP型のシリコン単結晶基板、(2)は素子間を分離するためのフィールド酸化膜、(3)および(4)はNMOSTのソース領域およびドレイン領域となるそれぞれに高濃度のN型不純物拡散層、(5)はゲート酸化膜、(6)はゲート電極である。又、(7)は層間絶縁膜、(8)は第1のコンタクトホール、(9)はアルミによる内部配線層、(10)は保護膜、(11)は第2のコンタクトホール、(12)はアルミ電極配線層である。

そして、この従来の例の製造方法は、まずP型のシリコン単結晶基板(1)に素子間分離のためのフィールド酸化膜(2)を選択的に形成させ、その後ソース領域およびドレイン領域(3)、(4)と、ゲート酸化膜(5)を介したゲート電極(6)をそれぞれ選択的に形成させ、これらの上を層間絶縁膜(7)で覆う。次に各ソースおよびドレイン領域(3)、(4)の選択された

(2)

所定の部分に第1のコンタクトホール(8)を開口させ、アルミによる内部配線層(9)を形成する。続いて、内部配線層(9)を保護し、最低限必要である電極のみ引き出すために、保護膜00を形成し、その後保護膜00に第2のコンタクトホール00を開口させ、アルミ電極配線層03を形成する。

〔発明が解決しようとする課題〕

しかしながら、前記した従来例による半導体装置の製造方法の場合、層間絶縁膜および保護膜は、外環境からの汚染不純物(金属イオン、 H^+ 、 H_2O 等)を防ぐ役目をしてはいるが、上記の影響を完全に遮断するものではない。層間絶縁膜および保護膜中に汚染不純物が存在すれば、半導体装置の特性を劣化させる原因となる。特に H^+ はゲート酸化膜を還元する事によりゲート酸化膜を劣化させ、又 H_2O は有機性分子であるためリーク電流を生じさせる事により素子特性を著しく劣化させる。

この発明は、従来のこのような問題点を解消するためになされたもので、その目的とするところは、絶縁膜中の汚染不純物を捕獲させる事のでき

(3)

OSトランジスタの製造方法を示すもので、主要な製造工程を順次模式的に示すそれぞれに断面図である。

すなわち、第1図において、(1)はP型のシリコン単結晶基板、(2)は素子間分離のためのフィールド酸化膜、(3)および(4)はNMOSのソース領域およびドレイン領域となるそれぞれに高濃度のN型不純物拡散層、(5)はゲート酸化膜、(6)はゲート電極である。又、(7)は層間絶縁膜、(8)は第1のコンタクトホール、(9)はアルミによる内部配線層、00は保護膜、00は第2のコンタクトホール、03はアルミ電極配線層である。さらに、04はレジスト膜、04は注入されたチタンである。

そして、製造方法は、まずP型のシリコン単結晶基板(1)上に素子間分離のためのフィールド酸化膜(2)を選択的に形成させ、その後ソース領域およびドレイン領域(3)、(4)とゲート酸化膜(5)を介したゲート電極(6)をそれぞれ選択的に形成させ、これらの上を層間絶縁膜(7)で覆う。次に各ソースおよびドレイン領域(3)、(4)の選択された所定の部分に

(5)

る半導体装置の製造方法を提供することである。

〔課題を解決するための手段〕

前記目的を達成するために、この発明に係る半導体装置の製造方法は、絶縁膜中の汚染不純物を捕獲するために、絶縁膜中にチタン、リン、砒素又はボロンを含有させる工程を含む事を特徴とする。

〔作用〕

すなわち、この発明においては、半導体装置の絶縁膜にチタン、リン、砒素、又はボロンが含有されているために、含有された上記物質が上記膜中の汚染不純物と反応する事により汚染不純物を捕獲し、これら汚染不純物の半導体装置への悪影響を取り除く事ができるのである。

〔実施例〕

以下、この発明に係る半導体装置の製造方法の一実施例について、チタン(Ti)を保護膜中に含有させる場合について、第1図を参照して詳細に説明する。

第1図(a)ないし(d)はこの実施例を遂行したNM

(4)

第1のコンタクトホール(8)を開口させ、アルミによる内部配線層(9)を形成させる。(第1図(a))。

続いて、内部配線層(9)を保護し、最低限必要である電極のみ引き出すために保護膜00を形成する。(第1図(b))、保護膜00としては、酸化膜(SiO_2)、窒化膜(Si_3N_4)、スピンオンガラス(SOG)などの使用が可能であり、アルミ工程以降に形成される膜であるため、酸化膜(SiO_2)、窒化膜(Si_3N_4)はアルミの融点以下の低温プロセスのプラズマCVD法により形成する。

次に保護膜00の所定の部分に第2のコンタクトホール00を開口させ、アルミ電極配線層03を形成する。(第1図(c))。

その後チタンを保護膜00中に含有させる。まずアルミ電極配線層03の表面を覆うようにレジスト膜04を第1図(d)のように形成する。これはアルミ電極配線層03と保護膜00中のチタン04がショートするのを防ぐためである。続いて、チタンをイオン注入機を用いて保護膜00中に注入する。(第1図(d))。

(6)

最後にレジスト膜を除去する。(第1図(e))。

以上のような製造方法でチタンを保護中に含有させるわけであるが、チタンは真空ポンプであるゲッターポンプに利用されているように、活性な金属である。そのため保護膜中に注入されたチタンによつて、保護膜中に存在する H^+ 、 H_2O 又は金属イオンなどの汚染不純物を捕獲する事ができ、それら汚染不純物による半導体装置への悪影響を取り除く事ができる。

なお、前記実施例では保護膜中にチタンを含有させる事によつて汚染不純物を捕獲したが、層間絶縁膜中の汚染不純物も同様の方法で捕獲する事ができる。

又、前記実施例ではチタンを用いたが、リン(P)、砒素(As)、ボロン(B)を用いても同様の効果を得る事ができる。

又、前記実施例ではNMOSトランジスタの製造方法を示したが、半導体装置の構成において、絶縁膜を有するものであればよい。

〔発明の効果〕

以上詳述したように、この発明によれば、半導体装置の絶縁膜中にチタン、リン、砒素又はボロンを含有させたので、それらの物質が上記膜中の汚染不純物を捕獲し、汚染不純物による半導体装置への悪影響を取り除く事ができ、半導体装置の信頼性を向上させる事ができる。

4. 図面の簡単な説明

第1図(a)ないし(e)は、この発明の一実施例を用いた半導体装置の製造方法を示すもので、主要な製造工程を順次模式的に示すそれぞれに断面図であり、また、第2図は従来の製造方法による半導体装置の構造を模式的に示す断面図である。

図において、(7)は層間絶縁膜、(8)は保護膜、(9)は含有されたチタンである。

なお、図中、同一符号は同一、または相当部分を示す。

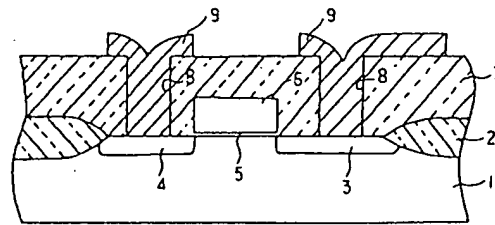
代理人 大 岩 増 雄

(7)

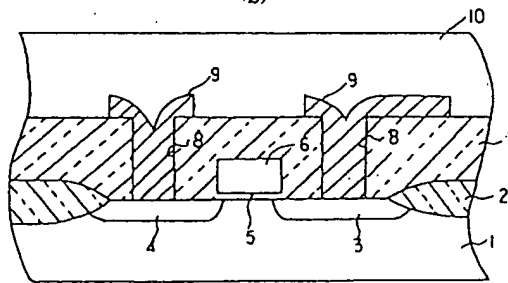
(8)

第1図 (2/4)

(a)

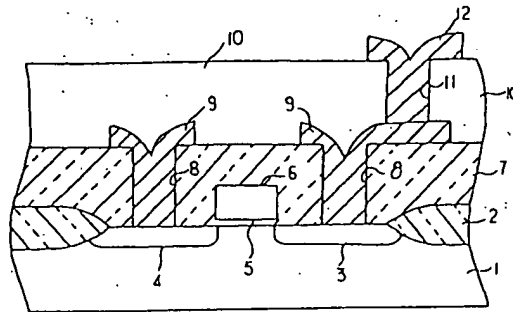


(b)

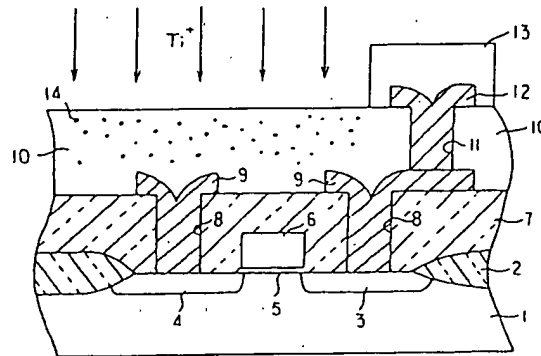


第 1 図 (セグマ)

(c)

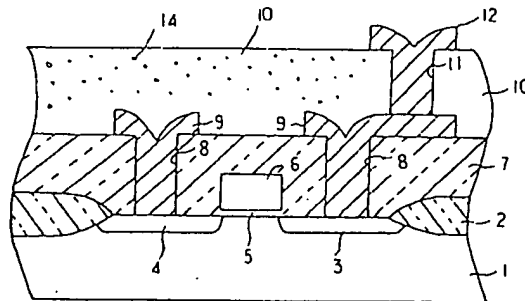


(d)



第 1 図 (セグマ)

(e)



7: 層間絶縁膜
10: 保護膜
14: 含有されにナラン

第 2 図

